



0448 313181 0420 2661  
Docket No. 1448.1610/HJS  
3 APC 5/16

Docket No. 1448.1610/HJS

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:

Hiroyuki MIYAZAKI

Serial No.: 09/778,775

Filed: February 8, 2001

For: IEEE-1394 STANDARDIZED APPARATUS AND CONFIGURATION  
METHOD THEREIN

Group Art Unit:

Examiner:

RECEIVED

APR 16 2001

Technology Center 2600

**SUBMISSION OF CERTIFIED COPY OF PRIOR  
FOREIGN APPLICATIONS IN ACCORDANCE WITH  
THE REQUIREMENTS OF 37 C.F.R. §1.55**

Assistant Commissioner for Patents  
Washington, D.C. 20231

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit herewith a certified copy of following foreign application(s):

Japanese Patent Application No. 2000-084940

Filed: March 24, 2000

Japanese Patent Application No. 2000-388574

Filed: December 21, 2000

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing date, as evidenced by the certified papers attached hereto, in accordance with the requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

By:

  
H. J. Staas  
Registration No. 22,010

700 Eleventh Street, N.W., Suite 500  
Washington, D.C. 20001  
Telephone: (202) 434-1500  
Facsimile: (202) 434-1501  
Date: March 12, 2001

日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

2000年 3月 24日

RECEIVED

出願番号

Application Number:

特願2000-084940

APR 16 2001

Technology Center 2600

出願人

Applicant(s):

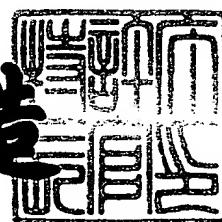
富士通株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年10月 6日

特許庁長官  
Commissioner,  
Patent Office

及川耕造



出証番号 出証特2000-3081610

【書類名】 特許願

【整理番号】 0000192

【提出日】 平成12年 3月24日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 13/00

【発明の名称】 I E E E 1 3 9 4 規格における装置およびその装置におけるコンフィグレーション方法

【請求項の数】 8

【発明者】

【住所又は居所】 東京都品川区大崎2丁目8番8号 富士通デバイス株式会社内

【氏名】 宮崎 博之

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100104190

【弁理士】

【氏名又は名称】 酒井 昭徳

【手数料の表示】

【予納台帳番号】 041759

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9906241

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 I E E E 1 3 9 4 規格における装置およびその装置におけるコンフィグレーション方法

【特許請求の範囲】

【請求項 1】 I E E E 1 3 9 4 規格のシリアルバスに接続される装置であつて、

親ノードとなる他の装置と子ノードとなる他の装置にそれぞれ接続される 2 個以上の入出力ポートを備えた 1 3 9 4 信号入出力ポート部と、

ノードとして認識されないようにコンフィグレーションの制御をおこなうノンノードコンフィグレーション制御部と、

ノードとして認識されるようにコンフィグレーションの制御をおこなう通常コンフィグレーション制御部と、

前記 1 3 9 4 信号入出力ポート部に対して、前記ノンノードコンフィグレーション制御部または前記通常コンフィグレーション制御部のいずれか一方の入出力を有効にするモード切り替え部と、

前記モード切り替え部の切り替えを制御するモード切り替え手段と、

別のノードの装置をルートノードに再設定するための P H Y 構成パケットを生成して前記通常コンフィグレーション制御部に出力する P H Y 構成パケット出力部と、

を具備することを特徴とする装置。

【請求項 2】 前記 1 3 9 4 信号入出力ポート部の 2 個の入出力ポートが、それぞれ親ノードとなる他の装置および子ノードとなる他の装置に接続され、かつツリー識別フェーズにおいてルートノードにならなかった場合、前記ノンノードコンフィグレーション制御部は、自己識別フェーズにおいて、自己の p h i s i c a l \_ I D の取得および s e l f \_ I D パケットの送信のいずれもおこなわずに、子ノードから受け取った i d e n t \_ d o n e 信号をそのまま親ノードに送信する処理をおこなうことを特徴とする請求項 1 に記載の装置。

【請求項 3】 前記 1 3 9 4 信号入出力ポート部の 2 個の入出力ポートが、それぞれ親ノードとなる他の装置および子ノードとなる他の装置に接続され、か

ツツリー識別フェーズにおいてルートノードになった場合、前記ノンノードコンフィグレーション制御部は、前記通常コンフィグレーション制御部に自己識別フェーズの処理を移行させることを特徴とする請求項1または2に記載の装置。

【請求項4】 前記通常コンフィグレーション制御部は、前記ノンノードコンフィグレーション制御部から自己識別フェーズの処理を引き継いだ場合、自己のphysical\_IDの取得およびself\_IDパケットの送信をおこなうとともに、前記PHY構成パケット出力部にPHY構成パケットの出力を許可することを特徴とする請求項3に記載の装置。

【請求項5】 IEEE1394規格のシリアルバス上の動作を解析するためのバスアナライザであることを特徴とする請求項1～4のいずれか一つに記載の装置。

【請求項6】 ノードとして認識されないようにコンフィグレーションの制御をおこなうためのノンノードモード、またはノードとして認識されるようにコンフィグレーションの制御をおこなう通常モードのいずれかのモードが指定されるモード指定工程と、

IEEE1394規格のシリアルバスの初期化およびツリーの認識をおこなうバス初期化、ツリー識別工程と、

前記モード指定工程においてノンノードモードが指定された場合、ルートノードになっていないことを判定するルートノード判定工程と、

前記ルートノード判定工程においてルートノードになっていないと判定された場合に、自己のphysical\_IDの取得およびself\_IDパケットの送信のいずれもおこなわずに、子ノードから受け取ったident\_done信号をそのまま親ノードに送信するノンノード自己識別工程と、

を含むことを特徴とするコンフィグレーション方法。

【請求項7】 前記ルートノード判定工程においてルートノードになつていると判定された場合、

自己のphysical\_IDの取得およびself\_IDパケットの送信をおこなう通常自己識別工程と、

自己識別後に、別のノードの装置をルートノードに再設定するためのPHY構

成パケットを生成して出力するPHY構成パケット出力工程と、  
をおこなうことを特徴とする請求項6に記載のコンフィグレーション方法。

【請求項8】 前記モード指定工程において、通常モードが指定された場合

IEEE1394規格のシリアルバスの初期化およびツリーの認識をおこなう  
バス初期化、ツリー識別工程と、

ツリー識別後に、自己のphysical\_IDの取得およびself\_ID  
パケットの送信をおこなう通常自己識別工程と、

をおこなうことを特徴とする請求項6または7に記載のコンフィグレーション  
方法。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、IEEE1394規格における装置およびコンフィグレーション方法に関する。画像データや音声データの転送方式として、それらデータを受信しながら再生するのに適したアイソクロノス転送方式がある。このアイソクロノス転送を特徴とするシリアルバス規格としてIEEE1394規格がある。

##### 【0002】

この規格に基づくアプリケーションの開発段階では、IEEE1394シリアルバス上の各種動作の解析をおこなうため、IEEE1394シリアルバスにバスアナライザが接続されることがある。その際、アプリケーション開発環境のトポロジを実際のアプリケーション使用環境に合わせるために、バスアナライザのような開発ツールはノードとして振る舞わることが重要である。

##### 【0003】

##### 【従来の技術】

IEEE1394規格では、ノードにならないPHYレイア（物理レイア）については定義されていない。そのため、一般に、IEEE1394規格に対応したバスアナライザには、IEEE1394規格で定義されるPHY機能を具えたPHYコントローラLSIが実装されている。

【0004】

【発明が解決しようとする課題】

しかしながら、PHYコントローラLSIを実装したバスアナライザは、IEEE1394シリアルバスに接続されると、トポロジ構築の際にノードとして認識されてしまう。そのため、アプリケーション開発環境のトポロジを実際のアプリケーション使用環境に合わせることができないという問題点がある。また、トポロジに制約のあるアプリケーションの場合には、IEEE1394シリアルバスにバスアナライザを接続することができないという問題点がある。

【0005】

本発明は、上記問題点を解決するためになされたものであって、IEEE1394シリアルバスに、ノードとして認識されずに接続可能な装置を提供することを目的とする。また、本発明の他の目的は、IEEE1394シリアルバスに、装置をノードとして認識されずに接続させるためのコンフィグレーション方法を提供することである。

【0006】

【課題を解決するための手段】

上記目的を達成するため、本発明にかかるIEEE1394規格における装置は、ノードとして認識されるようにコンフィグレーションの制御をおこなう通常コンフィグレーション制御部と、ノードとして認識されないようにコンフィグレーションの制御をおこなうノンノードコンフィグレーション制御部を有する。通常コンフィグレーション制御部は、自己識別フェーズにおいて、自己のphysical\_IDの取得およびself\_IDパケットの送信をおこなう。ノンノードコンフィグレーション制御部は、自己識別フェーズにおいて、自己のphysical\_IDの取得およびself\_IDパケットの送信のいずれもおこなわずに、子ノードから受け取ったidentity\_done信号をそのまま親ノードに送信する。

【0007】

また、この装置は、ノンノードモード時に、ツリー識別フェーズにおいてルートノードになった場合、通常のコンフィグレーションをおこなった後、別のノー

ドの装置をルートノードに再設定するためのPHY構成パケットを出力するPHY構成パケット出力部を有する。

【0008】

この装置によれば、IEEE1394シリアルバスに接続された他の装置からノードとして認識されることなく、IEEE1394シリアルバスへの接続が可能となる。

【0009】

また、本発明にかかるIEEE1394規格におけるコンフィグレーション方法は、ノードとして認識されないノンノードモード時で、かつ当該装置がルートノードになっていない場合には、その装置は自己のphysical\_IDの取得およびself\_IDパケットの送信のいずれもおこなわずに、子ノードから受け取ったident\_done信号をそのまま親ノードに送信する。

【0010】

また、ノンノードモードであるにもかかわらず、当該装置がルートノードになった場合には、その装置は自己のphysical\_IDの取得およびself\_IDパケットの送信をおこなった後、別のノードの装置をルートノードに再設定するためのPHY構成パケットを生成して出力する。ノードとして認識される通常モード時には、当該装置は自己のphysical\_IDの取得およびself\_IDパケットの送信をおこなう。

【0011】

この方法によれば、IEEE1394シリアルバスに接続された他の装置からノードとして認識されずに、IEEE1394シリアルバスに装置を接続することが可能となる。

【0012】

【発明の実施の形態】

以下に、本発明の実施の形態について図1～図6を参照しつつ詳細に説明する。まず、本発明にかかる装置について説明する。図1は、本発明にかかる装置の実施の形態を示す機能ブロック図である。

【0013】

この装置は、IEEE1394規格に準拠しており、1394信号入出力ポート部1、モード切り替え部2、ノンノードコンフィグレーション制御部3、通常コンフィグレーション制御部4、PHY構成パケット出力部5を備えている。1394信号入出力ポート部1は、少なくとも2個、図示例ではポート0とポート1の2個の入出力ポートを備える。これらの入出力ポートには親ノードまたは子ノードとなる他の装置が接続される。

【0014】

1394信号入出力ポート部1が3個以上のポートを有し、かつこの装置がノンノードモード、すなわちコンフィグレーション完了後、ノードと認識されないモードで使用される場合には、トポロジ上の矛盾を回避するため、いずれか2個の入出力ポートのみが有効となる。この有効となった2個の入出力ポートに上位のノード（親ノード）または下位のノード（子ノード）となる他の装置が接続される。コンフィグレーション完了後、ノードとして認識されるモード（以下、通常モードとする）の場合には、有効となる入出力ポートは2個に限らない。

【0015】

前記モード切り替え部2は、モード切り替え手段として供給されるモード切り替え信号6a, 6bに基づいて、1394信号入出力ポート部1とノンノードコンフィグレーション制御部3と通常コンフィグレーション制御部4との間の入出力の切り替えをおこなう。つまり、ノンノードモード時には、モード切り替え部2は、1394信号入出力ポート部1に対してノンノードコンフィグレーション制御部3の入出力を有効にし、かつ通常コンフィグレーション制御部4の入出力を無効にする。

【0016】

ただし、内部的な要因により、自己識別フェーズの処理がノンノードコンフィグレーション制御部3から通常コンフィグレーション制御部4に移行される場合がある。その場合には、処理の移行後、通常コンフィグレーション制御部4の入出力が有効となり、かつノンノードコンフィグレーション制御部3の入出力は無効となる。なお、内部的な要因については後述する。

【0017】

また、モード切り替え部2は、通常モード時、またはノンノードコンフィグレーション制御部3から処理が移行された場合には、1394信号入出力ポート部1に対してノンノードコンフィグレーション制御部3の入出力を無効にする。そして、1394信号入出力ポート部1に対して通常コンフィグレーション制御部4の入出力を有効にする。

## 【0018】

前記ノンノードコンフィグレーション制御部3は、ノンノードモード時に当該装置がノードとして認識されないためのコンフィグレーションの制御をおこなう。具体的には、ノンノードコンフィグレーション制御部3は、自己識別フェーズにおいて、自己のphysical\_IDの取得およびself\_IDパケットの送信のいずれもおこなわずに、子ノードから受け取ったident\_done信号をそのまま親ノードに送信する処理をおこなう。それによって、当該装置は、IEEE1394シリアルバスに接続された他の装置からノードとして認識されなくなる。

## 【0019】

ただし、ツリー識別フェーズにおいて当該装置がルートノードになった場合には、ノンノードコンフィグレーション制御部3は、通常コンフィグレーション制御部4に自己識別フェーズの処理を移行する。これが前述した内部的な要因である。この時、ノンノードコンフィグレーション制御部3は、モード切り替え部2に内部的な要因に基づくモード切り替え信号6bを送る。

## 【0020】

前記通常コンフィグレーション制御部4は、ノンノードコンフィグレーション制御部3から自己識別フェーズの処理を引き継ぐと、当該装置がルートノードとして認識されるようにコンフィグレーションの制御をおこなう。具体的には、通常コンフィグレーション制御部4は、自己のphysical\_IDの取得およびself\_IDパケットの送信をおこなう。また、通常コンフィグレーション制御部4は、PHY構成パケット出力部5にPHY構成パケットの出力を許可する信号を送る。

## 【0021】

また、通常コンフィグレーション制御部4は、通常モード時に当該装置が、IEEE1394シリアルバス上の他の装置と同様に、ノードとして認識されるためのコンフィグレーションの制御をおこなう。すなわち、通常コンフィグレーション制御部4は、自己のphysical\_IDの取得およびself\_IDパケットの送信をおこなう。

#### 【0022】

前記PHY構成パケット出力部5は、通常コンフィグレーション制御部4からPHY構成パケット出力許可信号を受け取ると、PHY構成パケットを生成して通常コンフィグレーション制御部4に出力する。PHY構成パケットは、当該装置以外の別のノードの装置をルートノードに再設定するために発せられる。

#### 【0023】

PHY構成パケットの一例を図2に示す。図2において、左から3番目のフィールド11、すなわちphysical\_ID（図では、phy\_ID）フィールド12の右隣のフィールドがセットされている場合（図では、「R」となっている）、このパケットを受け取った装置は、force\_rootビットをセットする。そして、再コンフィグレーションが実施され、それによってトポジの再構築がおこなわれる。

#### 【0024】

その再コンフィグレーションの実施時に、PHY構成パケットを受け取った装置は、ツリー識別フェーズにおいてparent\_not\_ify信号の出力が遅くなり、ルートノードになりやすくなる。したがって、当該装置以外の別の装置がルートノードに設定されることになる。

#### 【0025】

前記モード切り替え信号6aは、当該装置のユーザが当該装置をノードとして認識させるか否かを選択したことにより発せられる。つまり、モード切り替え信号6aは外部的な要因に基づいて発せられる信号である。たとえば、モード切り替え信号6aは、図示しない外部端子などを介して外部から供給される。前記モード切り替え信号6bは、上述したように内部的な要因に基づいて発せられる信号である。

## 【0026】

図3は、上述した構成の装置を適用したPHYレイアコントロールLSIの一例を示すブロック図である。このLSIは、アビトレーション制御部21、2個のケーブルポート22、23、受信データ・デコーダ24、転送データ・エンコーダ25、フェーズ・ロック・ループ(PLL)26、ツイストペア・バイアス発生部27、リンク・インターフェースI/O28およびケーブル・パワー・ステータス部29を備えている。アビトレーション制御部21、ケーブルポート22、23、受信データ・デコーダ24および転送データ・エンコーダ25は、図1に示す部分の構成に相当する。

## 【0027】

図3に示す例では、入力端子の一つとしてNon\_node端子20が設けられている。Non\_node端子20はアビトレーション制御部21に接続されている。このNon\_node端子20には、外部的な要因に基づいて発生されるモード切り替え信号6a(図1参照)が供給される。その他の入出力端子については、従来のPHYレイアコントロールLSIにおける入出力端子と同じであるので、図4に入出力端子の一覧およびその説明を示し、個々の端子についての説明を省略する。

## 【0028】

図5は、上述した構成の装置を含む4個の装置よりなるツリーのコンフィグレーションの一例を示す模式図である。図5に示す例では、ノードAの装置31はルートノードであり、そのphysical\_ID(図では、phy\_ID)は「2」である。

## 【0029】

ノードBの装置32およびノードCの装置33は、それぞれノードAのポート1およびポート2に接続されている。ノードBはリーフ(葉)ノードであり、そのphysical\_IDは「0」である。ノードCはブランチ(枝)ノードであるが、ノードCにはphysical\_IDがついていない。ノードDの装置34はノードCの子ポート側に接続されており、リーフノードになっている。ノードDのphysical\_IDは「1」である。

## 【0030】

ここで、ノードCの装置33は図1に示す構成の装置であり、たとえばバスアナライザである。このノードCの装置は他の装置（ノードA、ノードB、ノードC）からノードとして認識されない。すなわち、図5に示すツリー構成では、見かけ上、ノードAに2個のリーフノード（BおよびD）が接続された構成となる。バスアナライザは、たとえばアプリケーションの開発時にIEEE1394シリアルバス上の各種動作を解析するためにIEEE1394シリアルバスに接続されて使用される。

## 【0031】

つぎに、本発明にかかるコンフィグレーション方法について説明する。図6は、本発明にかかるコンフィグレーション方法の実施の形態を示すフローチャートである。コンフィグレーションが開始されると、まず、ユーザの設定（外部的な要因）により指定されたモードの判定処理がおこなわれる（ステップS1）。その判定の結果、ノンノードモードである場合には、モード切り替え部2はノンノードコンフィグレーション制御部3の入出力を有効にする。それによって、ノンノードコンフィグレーション制御部3は1394信号入出力ポート部1に接続される。

## 【0032】

ついで、IEEE1394シリアルバスの初期化（ステップS2）およびツリーの識別（ステップS3）の各処理がおこなわれる。その後、ツリー識別処理において当該装置がルートノードになっているか否かの判定処理がおこなわれる（ステップS4）。ルートノードになっていない場合には、つづいてノンノード自己識別処理（ステップS5）がおこなわれ、コンフィグレーションの終了となる。ノンノード自己識別処理の詳細については後述する。

## 【0033】

一方、当該装置がルートノードになっている場合には、モード切り替えの内部的な要因が発生したことになるので、自己識別フェーズの処理は通常コンフィグレーション制御部4に引き継がれる。したがって、モード切り替え部2は通常コンフィグレーション制御部4の入出力を有効にし、通常コンフィグレーション制

御部4を1394信号入出力ポート部1に接続させる。ノンノードコンフィグレーション制御部3の入出力は無効となる。

#### 【0034】

そして、通常コンフィグレーション制御部4により、当該装置がノードとして認識されるように通常自己識別処理（ステップS6）がおこなわれる。この通常自己識別処理は従来同様の処理である。その後、通常コンフィグレーション制御部4はPHY構成パケット出力部5にPHY構成パケットの出力を許可する。PHY構成パケット出力部5は、その出力許可に基づいて、PHY構成パケット（図2参照）を出力する（ステップS7）。それによって、当該装置がノードとして認識されずにトポロジが構築されるまで、上述したコンフィグレーション方法が繰り返しおこなわれ、トポロジの再構築が試みられる。

#### 【0035】

外部的な要因により通常モードが指定されている場合には、モード切り替え部2は通常コンフィグレーション制御部4の入出力を有効にし、通常コンフィグレーション制御部4を1394信号入出力ポート部1に接続させる。その後、IEEE1394シリアルバスの初期化（ステップS8）、ツリーの識別（ステップS9）および従来同様の通常自己識別処理（ステップS10）の各処理が順次おこなわれ、コンフィグレーションの終了となる。

#### 【0036】

ここで、ステップS8～9のバス初期化処理およびツリー識別処理は、ノンノードモードにおけるバス初期化処理（ステップS2）およびツリー識別処理（ステップS3）と同じ処理内容である。したがって、図1に示すノンノードコンフィグレーション制御部3と通常コンフィグレーション制御部4において、バス初期化処理とツリー識別処理をおこなうハードウェアを共通化させることができる。

#### 【0037】

つぎに、ノンノード自己識別処理の詳細について説明する。なお、説明を容易にするため、図5に示すツリー構成を例にして説明するが、本発明はそのツリー構成に限定されるものではない。ノンノードモード時のツリー識別処理（図6、

ステップS3)においてルートノードになったノードAは、その最小番号のポートに接続された子ノードに制御を渡す。図5に示す例では、ノードAは、そのポート1に接続されたノードBに制御を渡す。

#### 【0038】

ノードBはノードA以外の他のノードに接続されていない。すなわち、ノードBには子ノードが存在しない。したがって、ノードBは自己のphysical\_IDとして「0」を取得し、self\_IDパケットを送信する。その後、ノードBは、親ノードであるノードAに対してident\_done信号を送信する。

#### 【0039】

ノードAは、ノードBからident\_done信号を受け取ると、ノードAのつぎに小さい番号のポートに接続された子ノードに制御を渡す。図5に示す例では、ノードAは、そのポート2に接続されたノードCに制御を渡す。ノードCは、ノードA以外にもノードDに接続されている。したがって、ノードCはノードDに制御を渡す。

#### 【0040】

ノードDには子ノードが存在しない。また、ノードDはself\_IDパケットを1個受け取っている。したがって、ノードDは自己のphysical\_IDとして「1」を取得し、self\_IDパケットを送信する。その後、ノードDは、親ノードであるノードCに対してident\_done信号を送信する。

#### 【0041】

ノードCは、モード指定がノンノードモードであるため、ノードDからident\_done信号を受け取ると、そのident\_done信号をそのままノードAに転送する。つまり、ノンノードモード時には、ノードCは自己のphysical\_IDの取得およびself\_IDパケットの送信をおこなわない。なお、通常モードの場合には、ノードCは自己のphysical\_IDを取得してself\_IDパケットを送信した後、親ノードに対してident\_done信号を送信する。

#### 【0042】

ルートノードであるノードAは、ノードDが発した `ident_done` 信号をノードCから受け取ると、ノードAの全ポートから `ident_done` 信号を受け取ったことになる。ノードAが受け取った `ident_done` 信号の数は2個である。したがって、ノードAは自己の `physical_ID` として「2」を取得し、`self_ID` パケットを送信する。それによって、ノンノード自己識別処理が完了する。ノードCは `physical_ID` を有していないため、他のノードから認識されない。

#### 【0043】

上述した実施の形態によれば、ノンノードコンフィグレーション制御部3と通常コンフィグレーション制御部4とが切り替え可能に設けられている。そして、ノンノードモード時にノンノードコンフィグレーション制御部3は、自己の `physical_ID` の取得および `self_ID` パケットの送信のいずれもおこなわずに、子ノードから受け取った `ident_done` 信号をそのまま親ノードに送信する。

#### 【0044】

そのため、当該装置が他のノードからノードとして認識されなくなる。つまり、IEEE1394シリアルバスに接続された他の装置からノードとして認識されずに、IEEE1394シリアルバスに装置を接続させることができる。したがって、当該装置がバスアナライザの場合には、アプリケーションシステム開発の品質およびTATの短縮に有効である。

#### 【0045】

以上において本発明は、上述した実施の形態に限らず、種々設計変更可能である。たとえば、図3に示す構成では `Non_node` 端子20にモード切り替え信号6aが供給されたが、PHYレイアコントロールLSI内に、ユーザによるノンノードモードと通常モードの選択結果を格納するレジスタを新たに設け、そのレジスタの値に基づいていずれかのモードでコンフィグレーションがおこなわれる構成となっていてもよい。

#### 【0046】

##### 【発明の効果】

本発明にかかる装置によれば、ノードとして認識されるように、自己の physical\_ID の取得および self\_ID パケットの送信をおこなう通常コンフィグレーション制御部と、ノードとして認識されないように、自己の physical\_ID の取得および self\_ID パケットの送信のいずれもおこなわずに、子ノードから受け取った identify\_done 信号をそのまま親ノードに送信するノンノードコンフィグレーション制御部を有するため、IEEE1394シリアルバスに接続された他の装置からノードとして認識されることなく、IEEE1394シリアルバスへの接続が可能となる。

#### 【0047】

本発明にかかるコンフィグレーション方法によれば、ノンノードモード時にノードとして認識されない装置は自己の physical\_ID の取得および self\_ID パケットの送信のいずれもおこなわずに、子ノードから受け取った identify\_done 信号をそのまま親ノードに送信し、一方、通常モード時にノードとして認識される装置は自己の physical\_ID の取得および self\_ID パケットの送信をおこなうため、IEEE1394シリアルバスに接続された他の装置からノードとして認識されずに、IEEE1394シリアルバスに装置を接続することが可能となる。

#### 【図面の簡単な説明】

##### 【図1】

本発明にかかる装置の実施の形態を示す機能ブロック図である。

##### 【図2】

本発明にかかる装置において生成されるPHY構成パケットの構成を説明するためのパケット構成図である。

##### 【図3】

本発明にかかる装置を適用したPHYレイアコントロールLSIの一例を示すブロック図である。

##### 【図4】

本発明にかかる装置を適用したPHYレイアコントロールLSIの入出力端子の一覧を示す図表である。

【図5】

本発明にかかる装置を含むツリーの一例を示す模式図である。

【図6】

本発明にかかるコンフィグレーション方法の実施の形態を示すフローチャートである。

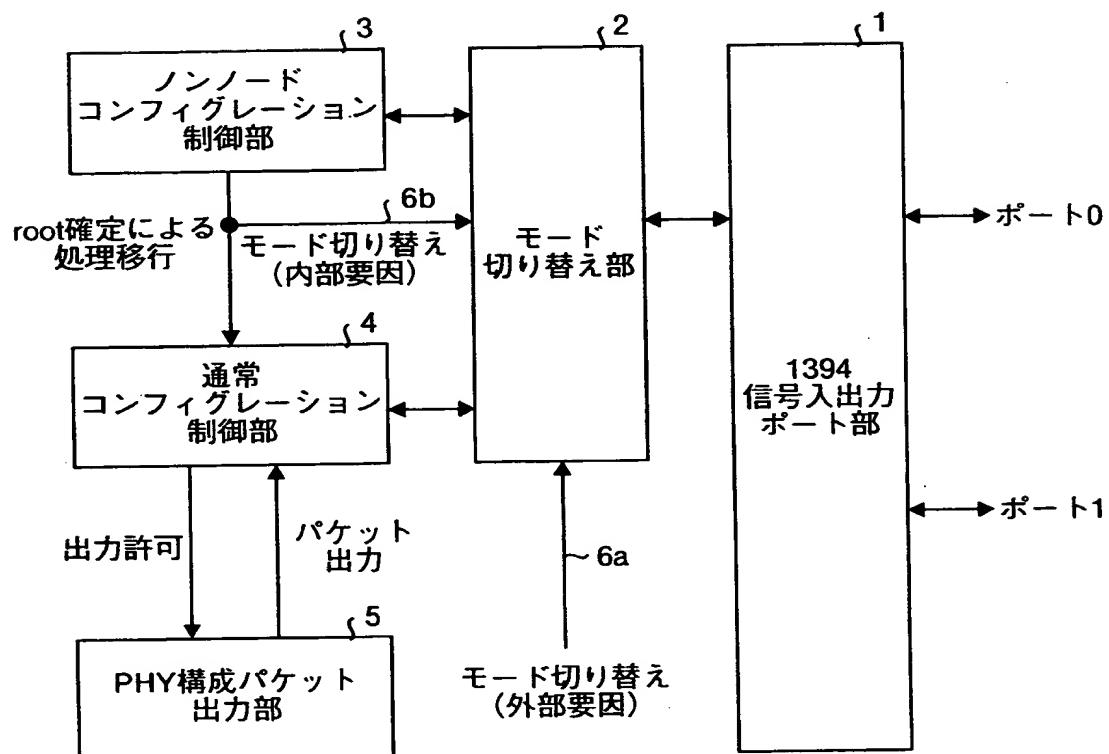
【符号の説明】

- 1 1394信号入出力ポート部
- 2 モード切り替え部
- 3 ノンノードコンフィグレーション制御部
- 4 通常コンフィグレーション制御部
- 5 PHY構成パケット出力部
- 6 a, 6 b モード切り替え手段（モード切り替え信号）

【書類名】 図面

【図1】

本発明にかかる装置の実施の形態を示す機能ブロック図



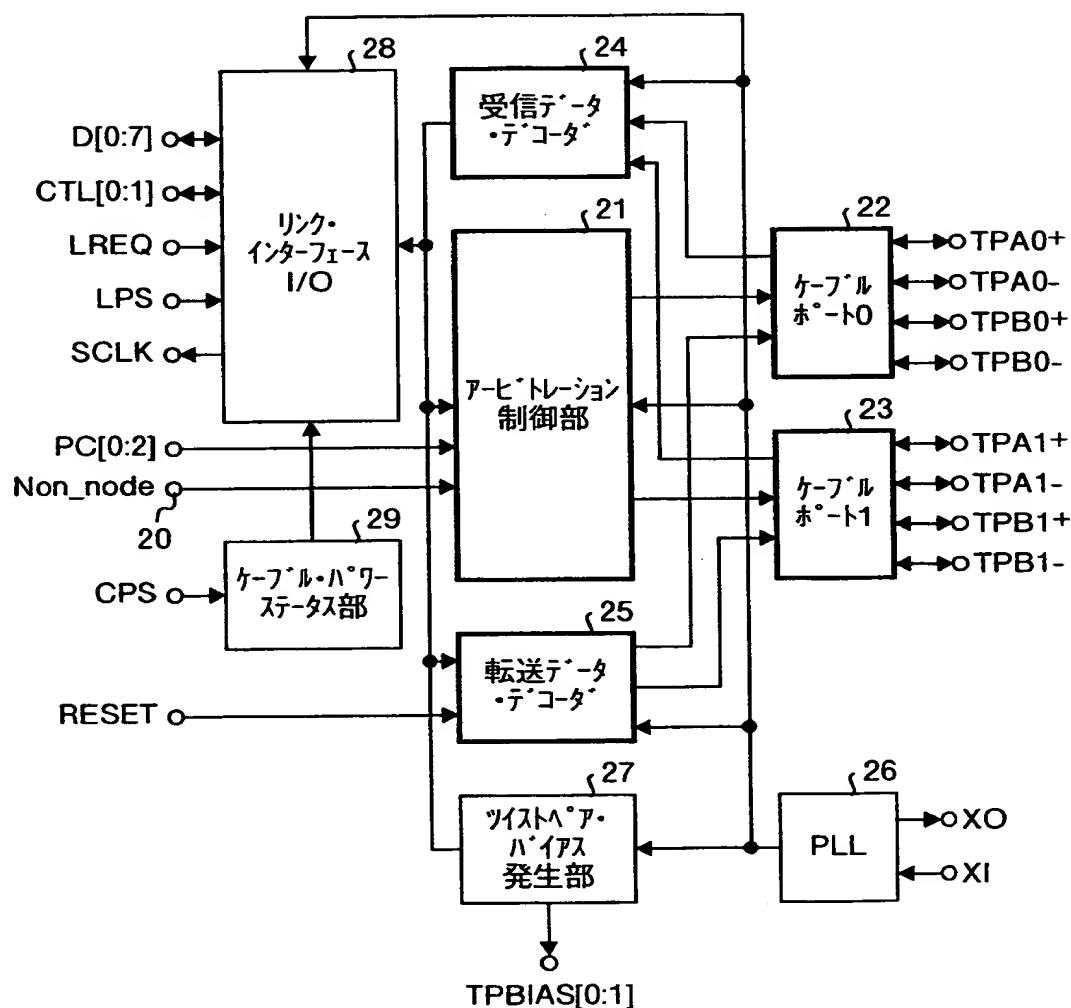
【図2】

本発明にかかる装置において生成されるPHY構成パケットの構成を  
説明するためのパケット構成図

phy_ID		R	T	gap_count	00	00	00	00	00	00	00
最初のQuad letの論理反転											

【図3】

本発明にかかる装置を適用したPHYレイアコントロールLSIの一例を示すブロック図



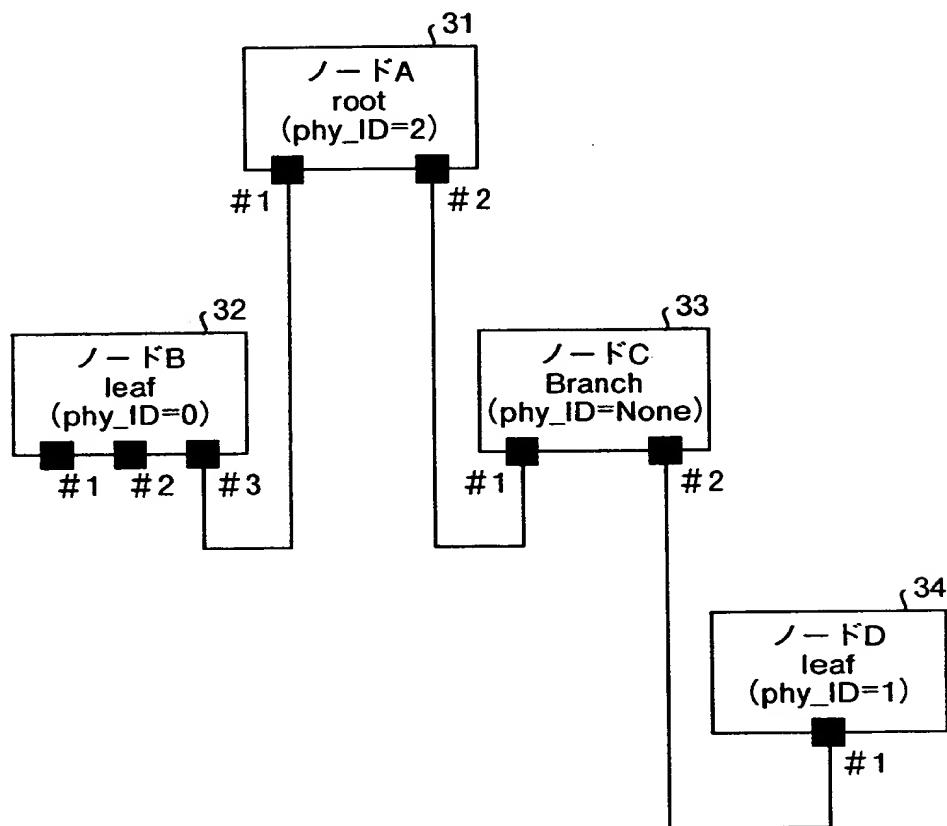
【図4】

本発明にかかる装置を適用したPHYレイアコントロールLSIの  
入出力端子の一覧を示す図表

端子名	I/O	機能
TPA0+	I/O	第1ポート・ツイストペア・ケーブルA正相入出力
TPA0-	I/O	第1ポート・ツイストペア・ケーブルA逆相入出力
TPB0+	I/O	第1ポート・ツイストペア・ケーブルB正相入出力
TPB0-	I/O	第1ポート・ツイストペア・ケーブルB逆相入出力
TPA1+	I/O	第2ポート・ツイストペア・ケーブルA正相入出力
TPA1-	I/O	第2ポート・ツイストペア・ケーブルA逆相入出力
TPB1+	I/O	第2ポート・ツイストペア・ケーブルB正相入出力
TPB1-	I/O	第2ポート・ツイストペア・ケーブルB逆相入出力
XI	—	水晶発振子接続端子
XO	—	水晶発振子接続端子
TPBIAS0	O	第1ポート用ツイストペア・バイアス出力
TPBIAS1	O	第2ポート用ツイストペア・バイアス出力
D[7:0]	I/O	LINKインターフェース・データ入出力
CTL[0:1]	I/O	LINKインターフェース制御入出力
LREQ	I	LINKリクエスト入力
LPS	I	LINKパワー・ステータス入力
SCLK	O	LINKコントロール用クロック出力
PC[0:2]	I	パワークラス設定 (IEEE Std 1394-1995, 4.3.4.1項参照)
Non-node	I	ノンノード/通常モードのモード設定入力
CPS	I	ケーブル・パワー・ステータス入力
RESET	I	リセット入力

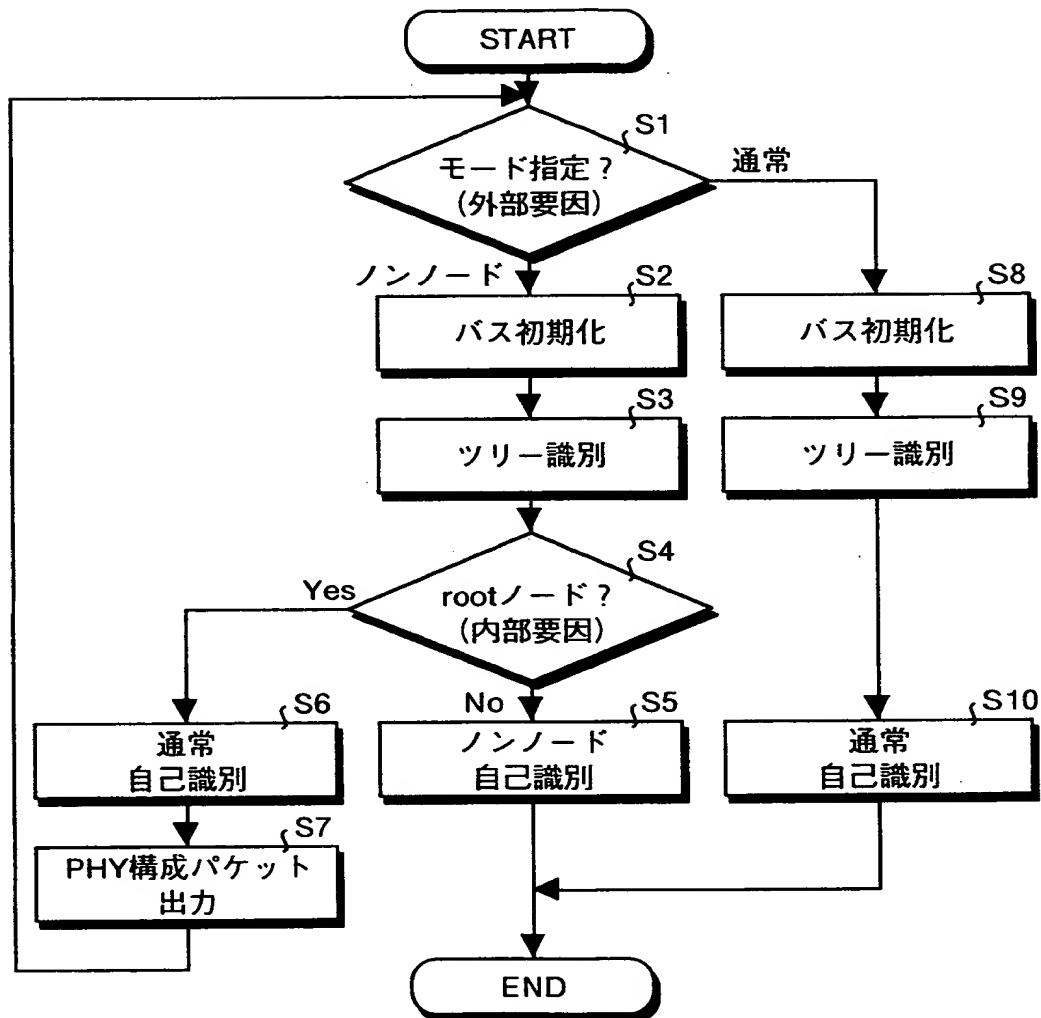
【図5】

本発明にかかる装置を含むツリーの一例を示す模式図



【図6】

本発明にかかるコンフィグレーション方法の  
実施の形態を示すフローチャート



【書類名】 要約書

【要約】

【課題】 IEEE1394シリアルバスにノードとして認識されずに装置を接続させること。

【解決手段】 ノンノードモード時に、自己識別フェーズにおいてノードとして認識されないように、ノンノードコンフィグレーション制御部3は、自己のphysical\_IDの取得およびself\_IDパケットの送信のいずれもせず、子ノードから受け取ったidentify\_done信号をそのまま親ノードに送信する。また、ノンノードモード時にツリー識別フェーズにおいてルートノードになった場合、通常のコンフィグレーションをした後、PHY構成パケット出力部5は、別のノードの装置をルートノードに再設定するためのPHY構成パケットを出力する。通常モード時には、自己識別フェーズにおいてノードとして認識されるように、通常コンフィグレーション制御部4は、自己のphysical\_IDの取得およびself\_IDパケットの送信をする。

【選択図】 図1

出願人履歴情報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号  
氏 名 富士通株式会社